PROBLEMES RESOLTS

R3.1 ***Un sistema digital funciona amb una família lògica que s'alimenta a 5V d'una font d'alimentació DC i té una V_{IH}=4V i una V_{IL}=1V.***

Que signifiquen aquests valors? Quines conseqüències tindria pel sistema digital si V_{IH}=V_{IL}?

V_{IH} *valor de voltatge d'entrada per sobre del qual s'interpreta un* ***1: 4V o més.***

V_{IL} *valor de voltatge d'entrada per sota del qual s'interpreta un* ***1: 1V o menys.***

La seva diferència, V_{IH}-V_{IL}, és el marge de soroll: ***3V*** *en aquest cas.*

Si fossin iguals, V_{IH}=V_{IL}, no hi ha marge de soroll, per tant qualsevol interferència electromagnètica canviaria el nivell lògic, provocant un error en la identificació del valor digital.

R3.2 Quin és l'equivalent en hexadecimal i decimal del número binari 1101011100?

Convertir de binari a hexadecimal és tan simple com agrupar de 4 en 4 els bits, començant pel LSB: cada grup de 4 bits representa un dígit hexadecimal entre 0..9,A..F, ja que 2^4=16.

$$0011\ 0101\ 1100_{(2)} = (2^1+2^0)_{(10)}=3_{(10)}=\mathbf{3}_{(16)} \quad (2^2+2^0)_{(10)}=5_{(10)}=\mathbf{5}_{(16)} \quad (2^3+2^2)=12_{(10)}=\mathbf{C}_{(16)} = \mathbf{35C_{(16)}}$$

Aplicant la fórmula de la base numèrica binaria podem passar a decimal.

$$001101011100_{(2)} = (2^9+2^8+2^6+2^4+2^3+2^2)_{(10)} = \mathbf{860_{(10)}}$$

Si haguéssim partit del número hexadecimal:

$$35C_{(16)} = (3*16^2+5*16^1+12*16^0)_{(10)} = \mathbf{860_{(10)}}$$

R3.3. Un panell de control d'una instal·lació industrial té 28 polsadors. Quin és el mínim número de línies digitals que necessitarem per transportar la informació a un controlador digital? Quin circuit digital ens permetria reduir el número de cables al mínim?

Sense cap circuit addicional necessitaríem de 28 bits.

Si els codifiquem en binari, en tenim prou amb ***5 bits****, ja que 2^5=32 ≥ 28, en aquest cas necessitem un* ***canviador de codi de posició a binari de 5 bits.***

R3.4 Una màquina cronometra la durada d'una operació utilitzant un senyal de rellotge de 1 ms de període. Si la operació com a molt pot durar 6 segons, de quants bits ha de ser el comptador que incorpora el temporitzador?

El número de polsos en 6 segons és: $6\ s \cdot 1\ pols / 1\ ms = 6000\ polsos.$

Necessitem un comptador binari de 6000 o més estats, per tant, de com a mínim ***13 bits****, ja que 2^{13}= 8192 ≥ 6000.*

R3.5 En els sistemes digitals, com es supera el fet que tinguin resolució finita?

Mostrejant suficientment les variables analògiques:

- *en el temps: fm = 10 fmax (teorema del mostreig ampliat)*
- *en el seu valor, amb suficient resolució: rang / resolució = nivells <= 2^n*

R3.6 Quina és la funció de les unitats d'entrada/sortida d'un computador?

Permeten a un computador connectar-se amb "el món exterior".

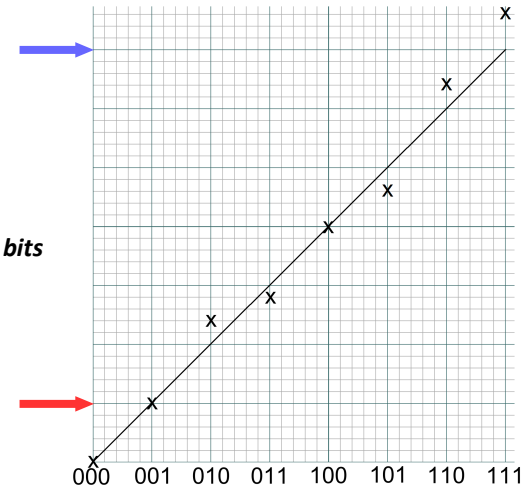
Les unitats d'entrada/sortida son les portes (ports) per on el computador es comunica amb els perifèrics: ADC, DAC, xarxes de comunicacions (CAN, USB, Ethernet...), temporitzadors...

R3.7 La figura mostra la funció de transferència ideal d'un convertidor.

Es representa la recta ideal del convertidor i els valors reals marcats amb una x.

De quin tipus és el convertidor?

Si V_{REF}=8V, quan valdrien V_{LSB} i V_{FS}? Representeu-los a la figura.



L'entrada (eix horitzontal) és digital, per tant e tractar d'un convertidor DA: ***DAC de n=3 bits***

El valor LSB és la resolució del convertidor o voltatge al canviar el LSB de 000 a 001:

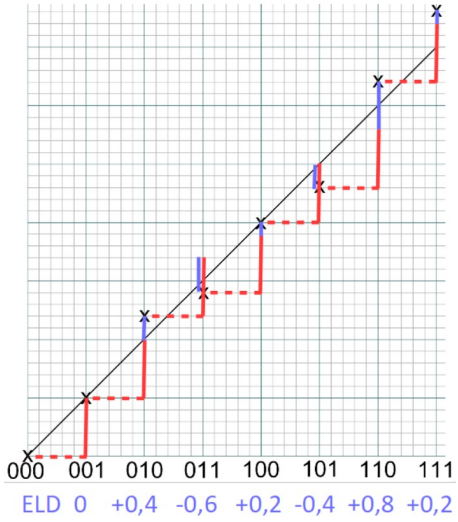
$\boldsymbol{V_{LSB}} = V_{REF}/2^n = 8V / 2^3 =$ ***1V*** *(indicat amb ⟶)*

El valor FS és el valor de fons d'escala o voltatge per 111:

$\boldsymbol{V_{FS}} = V_{REF} \cdot (2^n-1)/2^n = 8V \cdot (2^3-1)/2^3 =$ ***7V*** *(indicat amb ⟶)*

R3.8 Calculeu l'error de linealitat diferencial del convertidor de l'exercici anterior.

Per quin valor digital es dóna?



Per calcular l'error de linealitat diferencial (ELD), ens hem de fixar si al augmentar en 1 unitat la entrada, la sortida creix el valor LSB: el que faci de més o menys és l'error.

Hem dibuixat al gràfic el $\boldsymbol{V_{LSB}}$ (|) *que hauria de créixer al pujar l'entrada i l'error que es produeix en cada cas (|).*

Gràficament obtenim que el pitjor cas és: ELD [LSB] = 0,8V / V_{LSB} = ***0,8LSB***

També el podíem haver calculat amb l'expressió vista a teoria:

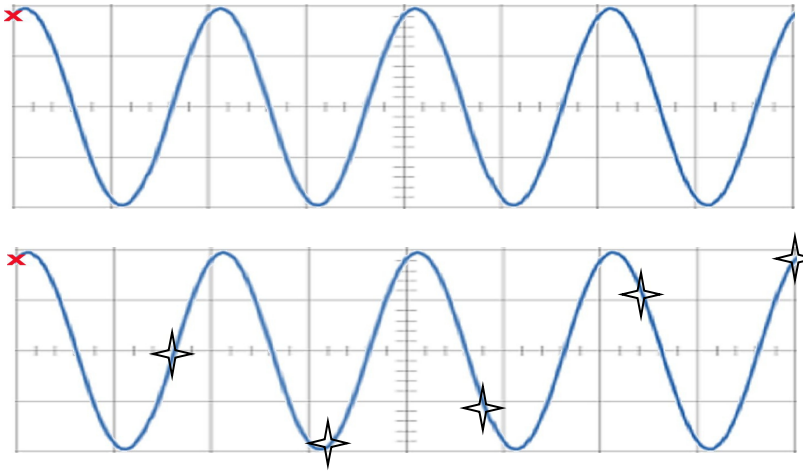
$\boldsymbol{ELD} = (MAX|\boldsymbol{V_j} - \boldsymbol{V_i}| - V_{LSB}) / V_{LSB}$

La màxima diferència es dóna a ($\boldsymbol{V_{110}} - \boldsymbol{V_{101}}$*) = 1,8V*

$\boldsymbol{ELD} = (1,8\ V - V_{LSB}) / V_{LSB} = (1,8V - 1V) / 1V =$ ***0,8LSB***

3.9 Digitalitzem el senyal de la figura agafant una mostra cada 160µs. La primera mostra està marcada amb la creu vermella. Si l'oscil·loscopi està ajustat a 1V/div, 100µs/div i la massa al centre, dibuixar la forma de la senyal digitalitzada.

Quina/es freqüència/es obtindrà el sistema digital?



$f_{mostreig} = 1/T_m$=6,25kHz

$f_{max\ senyal}$ = 1 / (2div x 0,1ms/div) = 5kHz

No complim el teorema de Nyquist = tenim aliasing.

Es genera un senyal de $f_{mostreig} - f_{max\ senyal} =$ ***1250 Hz***

R3.10 Els actuadors, es poden multiplexar?

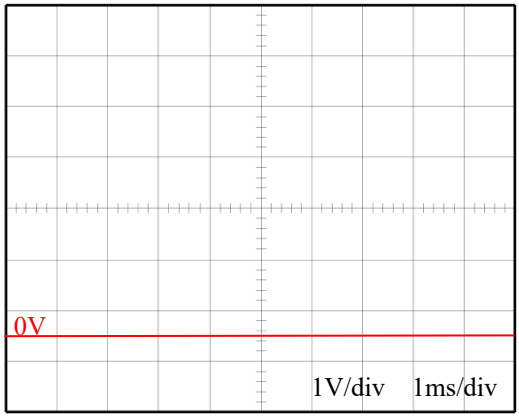
No, si deixem l'entrada d'un actuador sense connectar aquest pot anar al seu 0, o quedar a la deriva (variant sense control).

Es habitual que els sistemes d'adquisició es multiplexin les entrades, on es connecten els sensors, cap a un únic ADC, però mai les sortides de manera que hi ha un DAC per cadascuna.

R3.11 Un controlador digital envia cada 1 ms, a un DAC de 10 bits i 5V de voltatge de referència, el resultat d'aplicar la següent fórmula:

ne = 511·sin(100π·t)+512 on t es mesura en segons.

Dibuixeu el senyal de sortida del DAC que obtindrem en un oscil·loscopi, amb les escales ajustades tal com mostra la figura.



Com a conseqüència d'una avaria, els 2 bits menys significatius del sistema digital queden bloquejats a 0 i la resta funcionen amb normalitat, quins canvis es produiran?

La fórmula correspon a un sinus amb un nivell de DC:

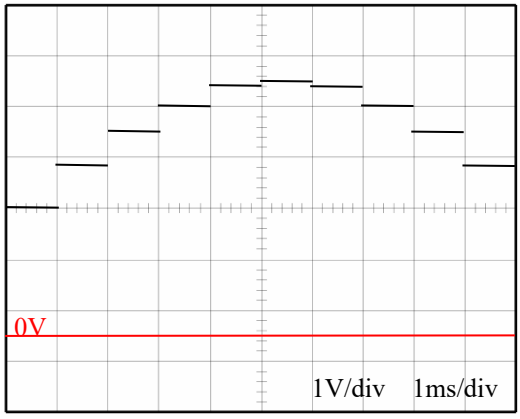
ne = a·sin(2π·f·t)+dc on: f=50Hz (ja que t és en segons), a=511 i dc=512.

*Al aplicar al **DAC** el **número ne a l'entrada** obtindrem a la seva **sortida un voltatge analògic**: $Vs = V_{REF}/2^n \cdot ne = 5V/2^{10} \cdot ne$*

Per dibuixar el gràfic de Vs, veiem que l'oscil·loscopi està ajustat a 1 ms per divisió i el període de mostreig del DAC ens diuen que és de Tm=1 ms, per tant podrem visualitzar un màxim de 10 ms o sigui 10 punts del DAC. Podem optar per 2 solucions diferents:

***1) L'analítica**: utilitzant les expressions matemàtiques i la calculadora. Compte t en segons ($m=10^{-3}$) i (100π·t) en radians!*

t[s]	***0***	***1m***	***2m***	***3m***	***4m***	***5m***	***6m***	***7m***	***8m***	***9m***	***10m***
ne = 511·sin(100π·t)+512	*512*	*669*	*812*	*925*	*997*	*1023*	*997*	*925*	*812*	*669*	*512*
Vs = 5V/1024 · ne [V]	*2,5*	*3,3*	*4,0*	*4,5*	*4,9*	*5*	*4,9*	*4,5*	*4*	*3,3*	*2,5*

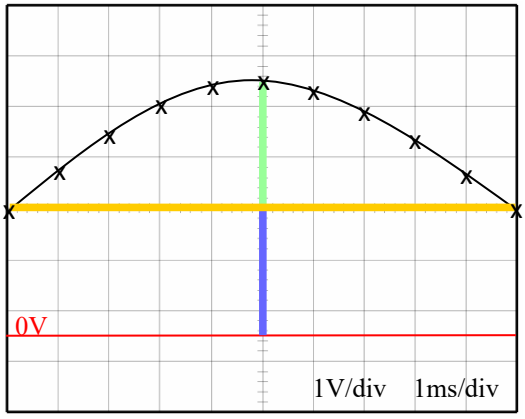


***2) La gràfica aproximada**: dibuixant "a mà" el senyal de sortida Vs, ja que sabem que és un sinus amb un nivell de DC de:*

*Període: T = 1/f = 1/**50 Hz** = 20 ms com que només veurem 10 ms, això és mig període del sinus.*

*Amplitud: A = 5V/1024 · (a=**511**) = 2,5V*

*Nivell DC: DC = 5V/1024 · (dc=**512**) = 2,5V*



*El DAC genera 1 punt del sinus cada 1ms, que s'han representat amb una **x**.*

Amb l'averia passem de tenir 10 a 8 bits, els 2 de menys pes no canvien, això ens redueix la resolució del DAC, el valor LSB passa de:

$V_{LSB} = 5V / 2^{10} =$ ***5mV*** *a* $5V / 2^{8} =$ ***20mV***

Malgrat la resolució és redueix en un factor 4, resulta inapreciable en els gràfics dibuixats, degut a l'escala que tenim l'oscil·loscopi és molt gran per apreciar-hi 20mV.

A efectes pràctics amb 8 bits el DAC continua essent capaç de cobrir tot el rang de sortida entre 0 i V_{REF}*.*

R3.12 Quan es produeix el fenomen de l'Aliàsing?

Quan ***incomplim*** *el teorema del mostreig (criteri de* ***Nyquist****).*

Es a dir, que la freqüència de mostreig no és de com a mínim del doble de la freqüència més alta del senyal que estem mostrejant. Llavors apareix una freqüència falsa, composició de la pròpia del senyal i de la de mostreig.

R3.13 Anomeneu 3 unitats d'entrada/sortida d'un microcontrolador industrial.

Les unitats d'E/S o perifèrics més habituals que trobem en microcontroladors industrials són: ADC, DAC, Comptadors/Temporitzadors, sistemes de comunicacions digitals i altres línies digitals de propòsit general.

R3.14 Quines han de ser les prestacions mínimes del convertidor d'un sistema d'adquisició de dades per capturar la senyal procedent de 2 fototransistors que reben senyals lluminosos de 10kHz de freqüència màxima i que varien entre 10 i 100 lux. Es vol una resolució de 0,01 lux.

El senyal ***analògic*** *procedent del sensor s'haurà de convertir a* ***digital*** *en el sistema d'adquisició de dades, necessitarem un* ***ADC*** *amb les següents característiques:*

Resolució

Número de nivells ≥ Rang sensor / Resolució sensor = 100 – 10 / 0,01 = 9000

$2^{14}=16384 \geq 9000$ *per tant* ***14 bits*** *com a mínim.*

Velocitat

fm ≥ 2 fmax

Per cada sensor: *fm = 10 fmax = 100kHz*

Com tenim 2 sensors i 1 sol ADC: fm_{ADC} *= número canals · fm = 200kHz* $Tm_{ADC} = 1 / fm_{ADC} =$ ***5µs ≥ Tconversió$_{ADC}$***

R3.15 Anomenar un avantatge i un inconvenient de les xarxes tipus estrella enfront de les bus.

Avantatge: permet la comunicació entre tots els nodes de forma ràpida passant únicament pel node central (enrutador o "router").

Inconvenient: si cau el node central, queda inutilitzada la totalitat de la xarxa. Per a xarxes que transporten informació crítica, cal afegir un node central redundant.

R3.16 Com sincronitza la informació en una comunicació Ethernet?

Utilitza el sistema de comunicació sèrie asíncron, de manera que cal uns bits addicionals per sincronitzar les estacions emissora i receptores. En aquest cas utilitza un conjunt d'entre 56 a 64 bits 1010101010... anomenats preàmbul, que s'envien en el moment d'iniciar la transmissió d'un bloc d'informació (o paquet de dades).

Així el receptor pot mesurar la velocitat de transmissió, ja que pot ser variable, a més de saber quan comença la transmissió.

PROBLEMES PROPOSATS (solucions al final del document)

P3.1 Un PLC llegeix i reseteja el seu comptador de 16 bit dos cops per segon. On hem de connectar el canal de sortida d'un encoder relatiu perquè el PLC pugui llegir la velocitat de rotació del seu eix? Si l'encoder dóna 20 kHz, quin número binari llegirà el PLC?

P3.2 Quines són les característiques del convertidor necessari per connectar un actuador piezoelèctric de 1mm de recorregut amb una resolució de 1µm i 10kHz d'ample de banda, a un microcontrolador?

P3.3 Tenim un convertidor AD amb 10V de referència i 10 bits, que estan numerats de manera que B9 és el MSB fins al B0 que és el LSB. Quins serien els efectes d'utilitzar únicament els 8 bits menys significatius (B7..B0)?

P3.4 Que és una FPGA?

P3.5 Quin convertidor cal per digitalitzar un senyal procedent d'un sensor potenciomètric de posició del pedal d'acceleració d'un automòbil, per a tenir una resolució del 0,05% del seu recorregut total.

P3.6 Quin dispositiu necessitem per mesurar un temps de fins a 60s, programable, a partir d'oscil·lador de quadrada de 1kHz. Quines serien les línies d'entrada d'aquest dispositiu?

P3.7 Digitalitzem el senyal de la figura a 2k mostres/s.

La primera mostra està marcada pel punt vermell.

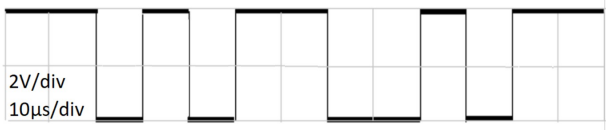
Quina/es freqüència/es obtindrà el sistema digital ?

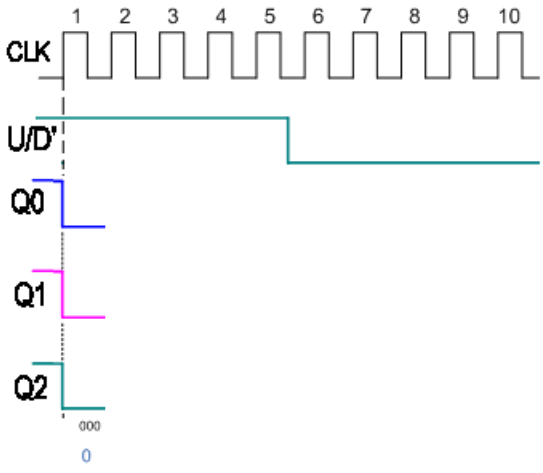
P3.8 Si al digitalitzar una senyal sinusoïdal, que té una freqüència de 1 kHz, obtenim únicament un valor de DC, que ha succeït?

P3.9 La figura mostra la transmissió de 8 bits en un canal RS232.

Quins són? Expressar el resultat en decimal, binari i hexadecimal.

Quina és la velocitat de transmissió?





P3.10 Completar la figura següent que mostra la evolució en el temps d'un comptador reversible de 3 bits.

P3.11 Quines són les principals característiques dels circuits seqüencials síncrons

P3.12 En quines condicions es mesura el temps de conversió d'un DAC?

P3.13 En un sistema digital volem visualitzar una temperatura procedent d'un sensor analògic de temperatura amb 4 dígits, 1 decimal i sense signe o sigui en un rang de 000,0 a 999,9ºC. Quin convertidor necessitem i de quines característiques?

P3.14. Quina és la la funció del bus de dades d'una CPU?

P3.15 En una comunicació digital, què és el temps de propagació? En quines unitats es mesura?

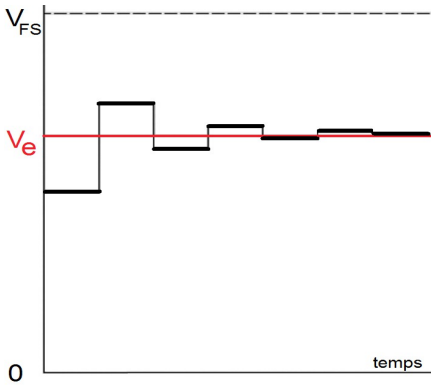
P3.16 Per què es caracteritza la topologia de xarxa de comunicacions tipus bus?

P3.17 Quin tipus de convertidor funciona segons la tècnica que mostra la figura?

Com s'anomena aquesta tècnica?

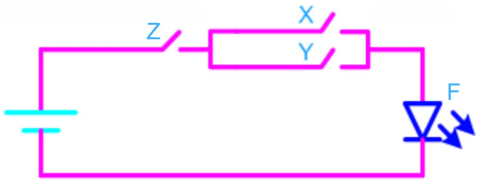
Quin és el valor de la sortida del convertidor?

I el valor de l'entrada V_e si V_{REF} = 10V?



P3.18 El controlador digital de la plataforma d'un simulador de vol, ha de poder llegir l'acceleració en cadascun dels 3 eixos de coordenades, en un rang de ±3g (1g≈10m/s^2) amb 1mg de resolució i de 1kHz de freqüència màxima. Quines seran les prestacions del sistema d'adquisició necessari?

P3.19 Quina funció lògica F haurem de programar a un sistema digital que sigui equivalent al diagrama de contactes de l'esquema adjunt ?



P3.20 Quin dispositiu electrònic s'utilitza per connectar diferents controladors digitals a un sol canal de comunicacions?

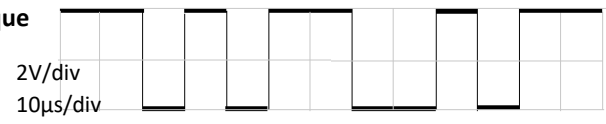
P3.21 Un temporitzador permet cronometrar fins a 1 hora a partir d'un senyal de rellotge de 1kHz. Quin dispositiu digital incorpora el temporitzador i quines són les seves característiques?

P3.22 Un ADC de 12 bits i 10V de V_{REF} té l'entrada a 8V. Quan valdrà la seva sortida ? Expressar el resultat en binari i decimal.

P3.23 D'observar el senyal d'un canal de comunicacions deduïm que 1bit dura 1µs, quina és la velocitat de transmissió?

P3.24 La figura mostra una transmissió d'informació en un canal RS232 que funciona a 200 kbit/s.

Quina és la informació enviada?



P3.25 Quin equip electrònic utilitzarem per què un ordinador PC industrial pugui llegir i generar senyals analògiques?

P3.26 Quina és la funció del bus d'adreces d'una CPU?

P3.27 Quan es produeix el fenomen de *l'Aliàsing* ? Quina és la freqüència que es genera?

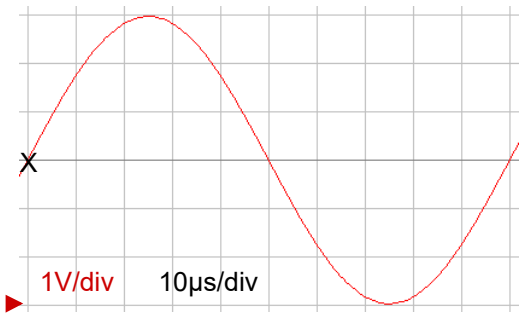
P3.28 Un temporitzador està construït amb un comptador programable de 32 bits i un oscil·lador de 1MHz. Quin és el límit de temps que pot mesurar? Quin valor haurem de programar per temporitzar 22 minuts? Expresseu el resultat en binari.

P3.29 Quina és l'aplicació principal d'un registre de desplaçament d'entrada sèrie i sortida paral·lel.

P3.30 Quin pot ser el resultat d'interconnectar directament dos sistemes digitals de diferent tecnologia (sense un sistema de comunicacions estàndard tipus: USB, Ethernet...) i per quin motiu ?

P3.31 Com haurem de connectar les sortides de 3 interruptors per que un sistema digital sàpiga si s'ha tancat algun d'ells ?

P3.32 Volem digitalitzar el senyal de la figura procedent d'un sensor.



Si utilitzem un convertidor de 8 bits que funciona amb un valor de referència de 6V i a 100k mostres/s.

Verifiqueu el compliment del teorema de Nyquist.

Quin tipus de convertidor necessitem?

Quina serà aproximadament la seqüència de valors que obtindrem a la sortida del convertidor en el temps total que mostra la imatge?

La primera mostra està marcada amb una X. Els ajustos de l'oscil·loscopi són els indicats.

P3.33 Quin és el paràmetre que fixa la velocitat màxima a la que es pot transmetre dades per un canal de comunicacions digital?

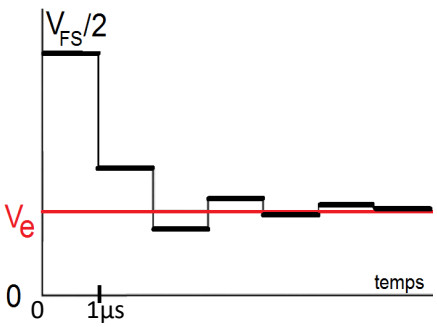
P3.34 Volem mesurar l'acceleració produïda per les vibracions d'un motor d'explosió que com a màxim pot girar a 6000rpm.

La mesura es realitzaria de 6 punts del motor diferents de forma simultània. Amb les dades disponibles, quines serien les prestacions del sistema d'adquisició?

P3.35 Com llegeix una CPU a un determinat registre de memòria de la computadora?

P3.36 Expressar en binari i en decimal el número hexadecimal 3FE.

P3.37 Quin tipus de convertidor funciona segons la tècnica que mostra la figura?



Com s'anomena aquesta tècnica?

Quin és el valor de la sortida del convertidor?

I el valor de l'entrada V_e si V_{REF} = 5V?

I el seu temps de conversió?

SOLUCIONS ALS PROBLEMES PROPOSATS

P3.1

*A l'**entrada de rellotge del comptador (CLK)**, perquè avanci a cada pols de l'encoder.*

Com que el rellotge varia a un ritme de 20k polsos/s, en 0,5 segons el comptador acumularà 10k polsos procedents de l'encoder:

*$10000_{(10)}$ = **$0010011100010000_{(2)}$** serà el número binari emmagatzemat al comptador del PLC passats els 0,5 segons.*

P3.2

*A partir d'una sortida **digital** del microcontrolador, caldrà generar un voltatge **analògic** per l'actuador, cal un **DAC** amb les següents característiques:*

*Resolució: rang actuador / resolució actuador = nivells = 1mm / 1µm = 1000 <= 2^n caldrà com a mínim **n=10 bits** (2^{10} = 1024)*

*Velocitat: teorema de Nyquist ampliat per poder llegir bé l'amplitud: fm = 10 fmax = 100kHz **$t_{conversió}$ <= 1/100kHz = 10µs***

P3.3

El pes de cada bit referit a al fons d'escala analògic, V_{REF} = 10V, recordem la tècnica d'aproximacions successives, és de:

Bit	***B9***	***B8***	***B7***	***B6***	***B5***	***B4***	***B3***	***B2***	***B1***	***B0***
Pes [V]	*10/2*	*10/4*	*10/8*	*10/16*	*10/32*	*10/64*	*10/128*	*10/256*	*10/512*	*10/1024*

*Si no llegim B9 i B8 és equivalent a tenir un convertidor de 8 bits que té una resolució de **10/1024 V**, però que només tindrà un rang d'entrada d'un quart del voltatge de referència **10/4 V = 2,5 V.** Ja el bit B8 divideix l'escala amb 4 trams de 2,5V i al no veure'l no sabem en quin dels 4 estem, de manera que podem decidir treballar entre 0 i 2,5V.*

P3.4

Field Programmable Gate Array = Matrius de portes lògiques programables per l'usuari, permeten programar l'interconnexionat de gran quantitat de circuits digitals combinacionals i seqüencials, amb el que es poden programar els controladors industrials més ràpids del mercat actual.

P3.5

*Un **ADC** que tingui un mínim de rang / resolució = 100% / 0,05% = 2000 nivells o sigui **11 bits**.*

La seva velocitat serà baixa, les senyals son generades per persones i difícilment puguin generar oscil·lacions de més de 10Hz per tant sobremostrejem amb un factor 10: f_m=10·10Hz = 100Hz i $t_{conversió}$<10ms.

P3.6

Un comptador programable de un mínim de rang / resolució = 60s / 1ms = 60000 nivells o sigui 16 bits.

Les entrades serien el rellotge (oscil·lador de quadrada), el reset i el 16 bits que permeten programar el valor final.

P3.7

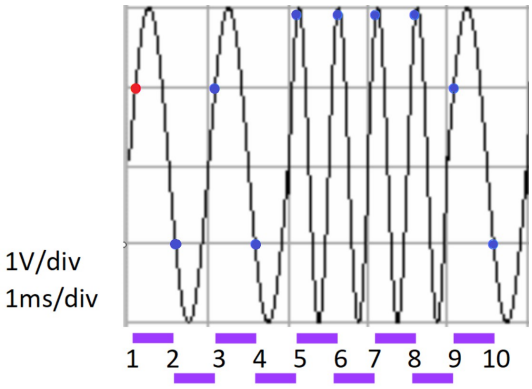
El període de mostreig, el temps entre mostres, serà de:

$T_m = 1 / f_m = 1 / 2kHz = 0,5ms$ *mitja divisió de l'eix de temps de l'oscil·loscopi (▬).*

En blau dibuixem la resta de punts mostrejats del senyal, que en total seran 10.

Els segments vermells corresponen al senyal mostrejat que veurà el sistema digital.

Observem que té 2 freqüències diferents:

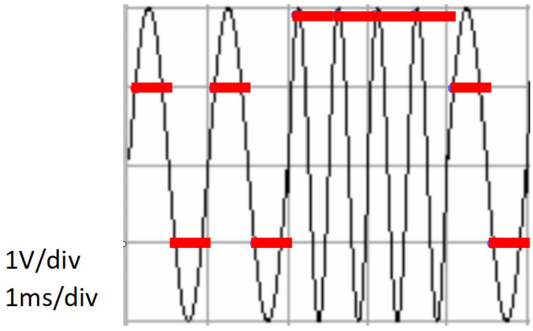


1) *La que segueix l'oscil·lació del senyal:*

El període del senyal aquí és de 1 divisió, així que la freqüència és $f1 = 1 / 1ms = 1kHz$.

Compleix el teorema del mostreig al límit: $f_m = 2kHz = 2 \cdot f1$

*El sistema digital obtindrà en aquest tram **1kHz i els seus harmònics senars**, ja que veu una ona quadrada.*



2) *La que NO segueix l'oscil·lació del senyal:*

El període del senyal és de 1/2 divisió així que la freqüència és $f2 = 1 / 0,5ms = 2kHz$.

*No es compleix el teorema del mostreig ja que $f_m = f2$ i es produeix **Aliàsing**.*

*El sistema obtindrà en aquest tram degut a l'Aliàsing una freqüència $f_m - f2 =$ **0 Hz***

és a dir un senyal continu.

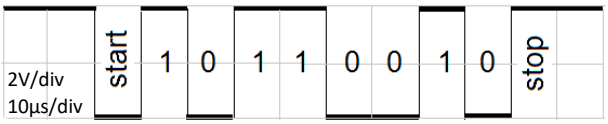
P3.8

*Si al digitalitzar una senyal, la freqüència obtinguda no es correspon a la real, és que s'ha produït el fenomen de l'**Aliasing** degut a que no es compleix el teorema de **Nyquist**.*

*Com que la freqüència principal produïda per l'Aliasing és de $f_{MOSTREIG} - f_{REAL} = 0$ Hz (DC) en aquest cas, llavors és que hem mostrejat a $f_{MOSTREIG} = f_{REAL} =$ **1 kHz**.*

P3.9

Amb el temps que visualitza la figura, tenim fins a un total de 13 bits, però en una transmissió RS232 només transporten informació els 8 que es troben entre un bit de start (0) i un de stop (1): 10110010

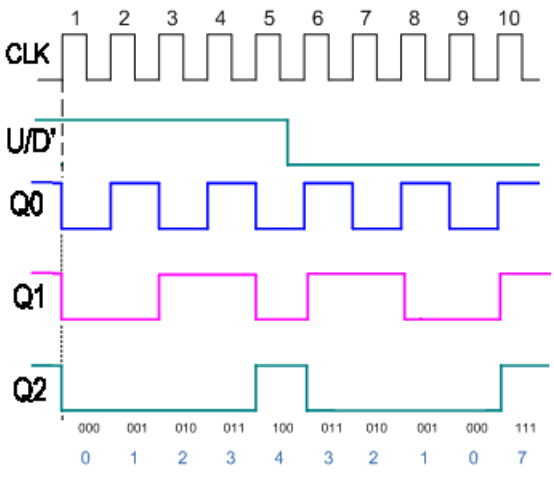


El LSB és el primer en ser transmès, de manera que ordenant de MSB a LSB la informació enviada és:

$$\mathbf{01001101_{(2)} = 4D_{(16)} = 77_{(10)}}$$

*Cada bit dura 1 divisió, és a dir 10µs, així que la **velocitat transmissió =** 1 bit / 10µs = **100k bits/s***

P3.10



P3.11

Que tenen "memòria" i per tant recorden un estat intern. Poden seguir una seqüència, avançant a ritme del senyal de sincronisme o rellotge (CLK).

P3.12

Es reprodueix el pitjor cas possible, quan la sortida ha de recórrer tota l'escala de 0 al fons d'escala.

P3.13

Es evident que el convertidor ha de tenir com a mínim 10000 nivells diferents, del 0000 al 9999, per tant necessitem com a mínim una resolució de 14 bits. Sobre les característiques de velocitat no en podem dir res per falta de dades.

P3.14

Són les línies digitals bidireccionals que transporten la informació referent a les dades (codis de programa, valors emmagatzemats a memòria, resultats d'operacions...) que manipula la CPU.

P3.15

És el temps que triga la informació (els portadors) en travessar el canal de comunicacions. Segons/metre.

P3.16

Per la seva senzillesa i economia, s'implementa amb 1 sol canal de comunicacions sobre el que es connecten totes les estacions.

També per la seva baixa densitat de dades transferides, ja que no pot enviar informació més de 1 estació a la vegada, ja que si no hi haurien col·lisions. La gestió del flux de dades l'ha de portar les diferents estacions, ja que no queda delegada a una estació en concret.

Existeixen diferents estàndards de xarxes de comunicacions industrials que s'ha adoptat aquesta tipologia per la seva robustesa.

P3.17

Convertidor Analògic-Digital, ***ADC.***

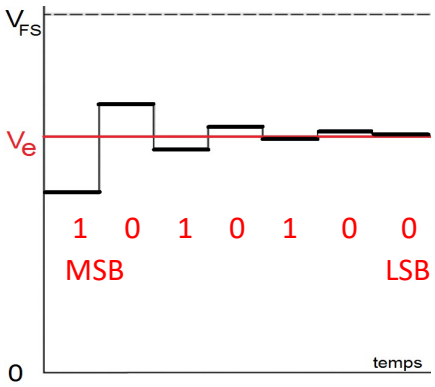
Aproximacions successives.

La sortida és digital:

ns = 1010100$_{(2)}$ *= 84$_{(10)}$ essent el fons d'escala 2^7=128*

L'entrada és analògica, Ve:

$n_s = 2^n / V_{REF} \cdot Ve$ 84 = 2^7 / 10V · V_e llavors $\mathbf{V_e}$ = 84/128 · 10V = **6,562 V**



P3.18

Un ***ADC*** *amb les següents característiques:*

Resolució: $2^n >= (+3g - (-3g)) / 1mg = 6000$ *llavors com a mínim* ***n = 13***

Velocitat: $f_m = 10\, f_{max} = 10kHz$ *per cada senyal.* $F_{mADC} = 3$ *canals* · $f_m = 30kHz$ *llavors* $\mathbf{T_{conversióADC}}$ **<=** 1/30kHz = **33µs**

P3.19

F = Z · (X + Y)

P3.20

*El **multiplexor** és un circuit digital combinacional que permet connectar diferents canals digitals a un de sol.*

P3.21

*Un **comptador** de 3600s · 1000 estats/s = 3,6M <=2^n estats, per tant un mínim de **n=22bits**.*

P3.22

*ns = Ve / V_{REF} · 2^n = 8V / 10V · 2^{12} = **$3276_{(10)}$** = **$110011001100_{(2)}$***

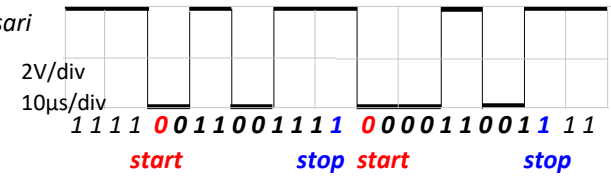
P3.23

*1 bit / 1µs = **1M bit/s***

P3.24

Com que ens diuen la velocitat de transmissió podem calcular el temps necessari per enviar 1 bit:

t_{bit} = 1 / 200 kbit/s = 5µs/bit



És a dir, tenim 2 bits a cada divisió de l'eix de temps a la figura.

De manera que tenim 2 grups de 8 bits enviats: *01100111 i 00011001*

Com que el primer bit enviat és el LSB, la informació és: ***11100110** i **10011000***

P3.25

Una placa o sistema d'adquisició de dades.

P3.26

Són les línies digitals de sortida que transporten els codis corresponents a les adreces de memoria o unitats d'entrada/sortida a les que accedirà la CPU.

P3.27

*L'Aliàsing es produeix quan **incomplim el teorema del mostreig o Nyquist**, és a dir mostregem a una freqüència (fm) menor que el doble de la freqüència màxima del senyal (fmax).*

*La freqüència (no real) que es produeix és composició de la pròpia del senyal i la de mostreig, concretament: **fm - fmax***

P3.28

2^{32} comptes · 1s/10^6 comptes = ***4295s (= 71,58 min = 1,19 hores)***

22 min · 60s/min · 10^6 comptes/s = ***$1320000000_{(10)}$ = 0100 1110 1010 1101 1001 1010 0000 $0000_{(2)}$***

P3.29

La conversió d'una informació digital que es troba en format sèrie a paral·lel.

*Aquesta conversió és necessària per **rebre dades en una transmissió sèrie**.*

P3.30

Al ser de diferents tecnologies, els nivells lògics 0 i 1 poden tenir diferent rang de voltatge de manera que si coincideixen es podran comunicar, si són diferents i incompatibles no s'interpretarà correctament la informació i si són molt diferents fins i tot es poden avariar.

P3.31

Connectant els 3 interruptors en paral·lel realitzem la funció lògica OR, que ens permet saber i algun d'ells està tancat.

Una alternativa seria connectar cadascun a l'entrada d'una porta OR, amb els mateixos efectes.

P3.32

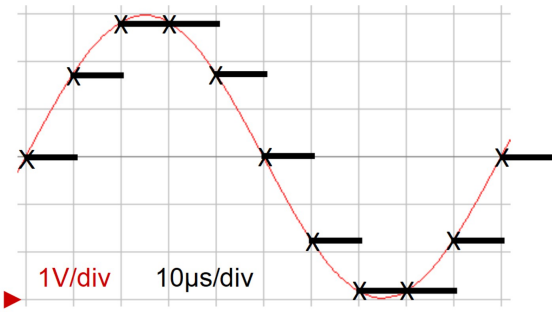
Teorema de Nyquist: $f_m >= 2 \cdot f_{max}$

Freqüència del senyal: $f = 1 / (10div * 10\mu s/div) = 10kHz$ $f_{max} = f$ *al tractar-se d'un senyal sinusoïdal.*

$100kHz >= 2 \cdot 10kHz = 20kHz$ ***Es compleix sobradament.***

*El senyal a l'entrada del convertidor serà Analògic (Ve) i l'haurem de convertir a la sortida en Digital (ns), per tant necessitem un **ADC:** **ns** = $2^n \cdot Ve/V_{REF}$*

Per obtenir els valors del senyal, Ve, hem de tenir en compte que el període de mostreig és de $T_m = 1 / f_m = 10\mu s$, que es correspon amb una divisió del eix de temps de la figura. Amb una X s'han marcat els punts de mostreig i amb segments la forma d'ona digitalitzada. Fins que no s'adquireix un valor nou (10µs), la informació no canvia. Els valors de Ve els podem obtenir de forma aproximada utilitzant l'eix vertical de la figura calibrat a 1V/div.



t[µs]	*0*	*10*	*20*	*30*	*40*	*50*	*60*	*70*	*80*	*90*	*100*
Ve[V]	*3*	*4,8*	*5,8*	*5,8*	*4,8*	*3*	*1,2*	*0,2*	*0,2*	*1,2*	*3*
***ns** = $2^8 \cdot Ve/6V$*	***128***	***204***	***247***	***247***	***204***	***128***	***51***	***8***	***8***	***51***	***128***

Com que Ve varia de forma sinusoïdal i té un nivell de DC el podríem haver calculat de forma exacte amb: $Ve = 3V \sin(2\pi\ 10kHz\ t) + 3V$.

P3.33

*L'**ample de banda** del canal de comunicacions o freqüència màxima que es transmet pel canal és qui fixa el ritme màxim al que podrem enviar informació pel canal.*

P3.34

La freqüència de les vibracions serà de: $fmax = 6000rev/min \cdot 1min/60s \cdot 1osc/1rev = 100Hz$

Necessitarem un ADC amb una velocitat de: $fm = 10 \cdot fmax = 1kHz$ *(sobremostrejant x10)*

Per a 6 canals: $\mathbf{fm_{ADC}} = 6 \cdot fm = \mathbf{6kHz}$

$\mathbf{Tm_{ADC}} = 1 / fmADC = \mathbf{167\mu s >= tconversio_{ADC}}$

P3.35

*La CPU pel **bus d'adreces** posa el codi corresponent a la posició de memòria que vol accedir i pel **bus de control** les senyals que sincronitzen la operació: accés a la memòria i en lectura. Llavors la memòria respon deixant en el **bus de dades** el contingut del registre sol·licitat, de manera la CPU pot llegir el seu contingut.*

P3.36

$0011\ 1111\ 1110_{(2)} = 3\cdot16^2+15\cdot16^1+14\cdot16^0 = 1022$

P3.37

*Convertidor Analògic-Digital, **ADC.***

Aproximacions successives.

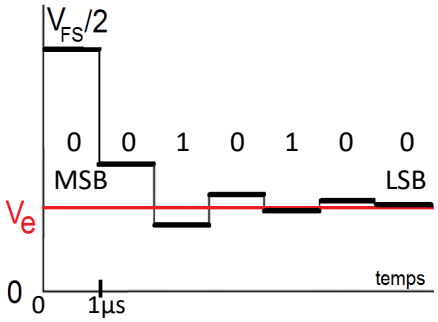
La sortida és digital:

***ns = $0010100_{(2)}$** = $20_{(10)}$ essent el fons d'escala 2^7=128*

L'entrada és analògica, Ve:

$n_s = 2^n / V_{REF} \cdot$ ***Ve*** $\quad 20 = 2^7 / 5V \cdot V_e$

aïllant: $\quad$ ***V_e*** $= 20/128 \cdot 5V =$ ***0,781 V***



El temps de conversió o temps que necessita el convertidor per determinar els 7 bits és de 7µs ja que triga 1µs en determinar 1bit.